

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-156750

(43)Date of publication of application : 30.05.2003

(51)Int.Cl.

G02F 1/1339

G02F 1/1337

G09F 9/30

G09F 9/35

(21)Application number : 2001-353457

(71)Applicant : FUJITSU DISPLAY TECHNOLOGIES CORP

(22)Date of filing : 19.11.2001

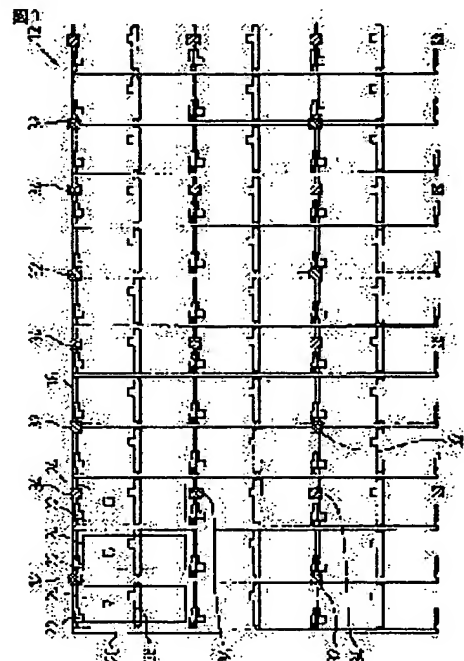
(72)Inventor : TANIGUCHI YOJI  
NAKAHATA YUJI

## (54) LIQUID CRYSTAL PANEL

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a liquid crystal panel wherein a cell gap can be secured.

**SOLUTION:** The liquid crystal panel is provided with first and second substrates and a liquid crystal interposed between the first and the second substrates. The first substrate has a stacked structure containing a gate layer 18 and a data layer 20 and the second substrate is provided with a color filter and columnar members 32 and 34 extending toward the first substrate for controlling the cell gap. The columnar members 32 and 34 are disposed in at least two different positional patterns relative to a pixel.



## LEGAL STATUS

[Date of request for examination]

17.11.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision  
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-156750

(P2003-156750A)

(43) 公開日 平成15年5月30日 (2003.5.30)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
G 0 2 F 1/1339	5 0 0	G 0 2 F 1/1339	5 0 0 2 H 0 8 9
1/1337	5 0 5	1/1337	5 0 5 2 H 0 9 0
G 0 9 F 9/30	3 2 0	G 0 9 F 9/30	3 2 0 5 C 0 9 4
	3 3 0		3 3 0 Z
	3 3 8		3 3 8

審査請求 未請求 請求項の数 4 O L (全 7 頁) 最終頁に続く

(21) 出願番号 特願2001-353457(P2001-353457)

(22) 出願日 平成13年11月19日 (2001.11.19)

(71) 出願人 302036002

富士通ディスプレイテクノロジーズ株式会  
社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 谷口 洋二

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(74) 代理人 100108187

弁理士 横山 淳一

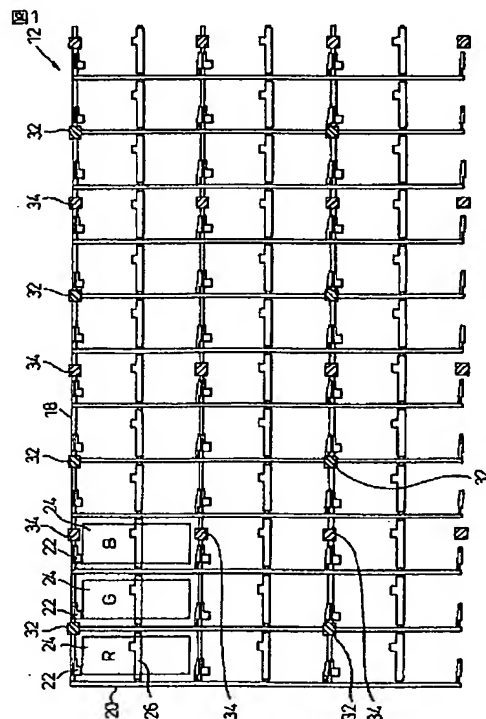
最終頁に続く

(54) 【発明の名称】 液晶パネル

(57) 【要約】

【課題】 液晶パネルに関し、セルギャップを確保することのできる液晶パネルを提供することを目的とする。

【解決手段】 第1及び第2の基板と、該第1及び第2の基板の間に挿入された液晶とを備え、第1の基板はゲート層18及びデータ層20を含む積層構造を有し、第2の基板はカラーフィルタとセルギャップを制御するために第1の基板に向かって延びる柱状部材32、34とを備え、該柱状部材32、34は画素に対して少なくとも2つの異なる位置パターンで配置されている備えた構成とする。



## 【特許請求の範囲】

【請求項 1】 第 1 及び第 2 の基板と、該第 1 及び第 2 の基板の間に挿入された液晶とを備え、第 1 の基板はゲート層及びデータ層を含む積層構造を有し、第 2 の基板はカラーフィルタとセルギャップを制御するために第 1 の基板に向かって延びる複数の柱状部材とを備え、該柱状部材は画素に対して少なくとも 2 つの異なる位置パターンで配置されていることを特徴とする液晶パネル。

【請求項 2】 該柱状部材は 3 種類の異なる高さを有する柱状部材からなることを特徴とする請求項 1 に記載の液晶パネル。

【請求項 3】 第 1 の基板は画素電極を有し、第 2 の基板は共通電極を有することを特徴とする請求項 1 に記載の液晶パネル。

【請求項 4】 各画素は配向の異なる 2 つの部分有することを特徴とする請求項 1 に記載の液晶パネル。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は液晶パネルに関する。

【0002】

【従来の技術】 液晶パネルは第 1 及び第 2 の基板と、第 1 及び第 2 の基板の間に挿入された液晶とを備えてなる。TFT 駆動の液晶パネルでは、第 1 の基板はゲート層、データ層、TFT 及び画素電極を含む積層構造を有する。第 2 の基板はカラーフィルタと共通電極を有する。

【0003】 第 1 の基板と第 2 の基板との間のギャップ（セルギャップ）は小さな球状のスペーサによって制御される。球状のスペーサは液晶パネルを組み立てるときに、一方の基板の内面に散布される。それから両基板を熱及び圧力をかけて周辺シールで貼り合わせて液晶パネルとする。しかし、球状のスペーサを使用すると、球状のスペーサの散布密度のバラツキのためにセルギャップに変動が生じたり、球状のスペーサからの光洩れによりコントラストが低下するという問題がある。

【0004】 そこで、一方の基板に柱状部材（柱状スペーサ）を固定的に設け、柱状スペーサが他方の基板に接触して、両基板との間のセルギャップを制御する提案がある。例えば、特開 2000-131701 号公報及び特開 2000-305089 号公報は、柱状スペーサを有する液晶パネルを開示している。

【0005】

【発明が解決しようとする課題】 柱状スペーサは表示領域外の所望の位置に配置されることができ、フォトリソ工程で均一な高さを有するように形成することができるので、上記した球状のスペーサの問題点を解消することができる。

【0006】 しかし、柱状スペーサを使用する場合、柱状スペーサは液晶の熱膨張及び熱収縮に追従することが

できることが望まれる。例えば、液晶は 60℃において 3 パーセント（セルギャップが 4 μm の場合約 0.12 μm）熱膨張し、-20℃において 3 パーセント（セルギャップが 4 μm の場合約 0.12 μm）熱収縮する。従って、柱状スペーサはそのような液晶層の厚さの変化に追従して変形できることが望まれる。柱状スペーサはそのような要求を満足するような材料、大きさ及び配置を選択することが必要である。

【0007】 さらに、液晶パネルには局所的な力がかかることがある。例えば、液晶パネルの組み立て工程においては、両基板を熱及び圧力をかけて周辺シールで貼り合わせて液晶パネルとする。この工程をさらに詳細に述べると、多数の液晶パネルに相当する多数の基板を重ね合わせて、圧力をかけて熱焼成する。このときに、ゴミ等の異物を間に挟んでしまうと、その部分が強く加圧され、セルギャップのムラが生じる可能性がある。

【0008】 本発明の目的は、セルギャップを確保することのできる液晶パネルを提供することである。

【0009】

20 【課題を解決するための手段】 本発明による液晶パネルは、第 1 及び第 2 の基板と、該第 1 及び第 2 の基板の間に挿入された液晶とを備え、第 1 の基板はゲート層及びデータ層を含む積層構造を有し、第 2 の基板はカラーフィルタとセルギャップを制御するために第 1 の基板に向かって延びる複数の柱状部材とを備え、該柱状部材は画素に対して少なくとも 2 つの異なる位置パターンで配置されていることを特徴とするものである。

30 【0010】 この構成によれば、例えば、第 1 の位置パターンで配置された柱状部材は液晶層の厚さの変化に追従して変形し、セルギャップを確保するように構成される。一方、例えば第 2 の位置パターンで配置された柱状部材は液晶パネルに部分的な圧力が加かったときに第 1 の位置パターンで配置された柱状部材が過度に変形するのを防止し、セルギャップのムラが生じるのを防止する。

【0011】

【発明の実施の形態】 以下本発明の実施例について図面を参照して説明する。

40 【0012】 図 1 は本発明の第 1 実施例の液晶パネルの TFT 基板をカラーフィルタ基板に設けた柱状スペーサとともに示す平面図である。図 2 は図 1 の液晶パネルの 1 画素の領域を示す図である。図 3 は図 1 の液晶パネルのゲートバスラインを通る断面図である。

【0013】 図 3 において、液晶パネル 10 は、第 1 の基板 12 と、第 2 の基板 14 と、第 1 及び第 2 の基板 12、14 の間に挿入された液晶 16 とを備える。第 1 の基板は TFT 基板であり、ゲートバスライン 18、データバスライン 20、TFT 22（図 1）及び画素電極 24（図 1）を含む積層構造を有する。補助容量電極 26（図 1）が各画素電極 24 のほぼ中央を横切って延び

る。さらに、絶縁膜がゲートバスライン 18 とデータバスライン 20 との間等に適切に配置される。

【0014】第 2 の基板 14 はカラーフィルタ基板であり、カラーフィルタ 28 と共通電極 30 とを有する。第 2 の基板 14 は、第 1 の基板 12 に向かって延びる複数の第 1 の柱状スペーサ 32 と、第 1 の基板 12 に向かって延びる複数の第 2 の柱状スペーサ 34 とを備える。なお、配向膜が第 1 及び第 2 の基板 12、14 に設けられるが、配向膜は図示省略されている。

【0015】図 1 において、第 1 の複数の柱状スペーサ 32 は第 1 の位置パターンで配置される。各第 1 の柱状スペーサ 32 はゲートバスライン 18 とデータバスライン 20 との交差部に相当する位置に配置される。複数の第 1 の柱状スペーサ 32 は 6 つの画素毎に 1 個の割合で周期的に繰り返して設けられる。この場合、R、G、B の各色要素を 1 画素とみる。図 1 においては、複数の第 1 の柱状スペーサ 32 は横方向に 3 つの画素毎に、且つ縦方向に 2 つの画素毎に設けられる。

【0016】第 2 の複数の柱状スペーサ 34 は第 2 の位置パターンで配置される。各第 2 の柱状スペーサ 34 はゲートバスライン 18 の一部に相当する位置に配置される。複数の第 2 の柱状スペーサ 34 は 3 つの画素毎に 1 個の割合で周期的に繰り返して設けられる。図 1 においては、複数の第 2 の柱状スペーサ 34 は横方向に 3 つの画素毎に、且つ縦方向に 1 つの画素毎に設けられる。

【0017】図 2 は図 1 の液晶パネル 10 の 1 画素の領域を示す図であり、(A) は第 1 の柱状スペーサ 32 が設けられた 1 画素の領域を示し、(B) は第 2 の柱状スペーサ 34 が設けられた 1 画素の領域を示す。第 1 の柱状スペーサ 32 及び第 2 の柱状スペーサ 34 はともに画素の表示領域の外に配置される。

【0018】図 4 は図 1 及び図 2 の液晶パネル 10 の 1 画素の領域の変形例を示す図であり、(A) は第 1 の柱状スペーサ 32 が設けられた 1 画素の領域を示し、

(B) は第 2 の柱状スペーサ 34 が設けられた 1 画素の領域を示す。第 1 の柱状スペーサ 32 はゲートバスライン 18 とデータバスライン 20 との交差部に相当する位置に配置され、第 2 の柱状スペーサ 34 はデータバスライン 20 の一部に相当する位置に配置される。その他の構成は図 1 及び図 2 と同様である。

【0019】図 5 は図 1 及び図 2 の液晶パネル 10 の 1 画素の領域の変形例を示す図であり、(A) は第 1 の柱状スペーサ 32 が設けられた 1 画素の領域を示し、

(B) は第 2 の柱状スペーサ 34 が設けられた 1 画素の領域を示す。第 1 の柱状スペーサ 32 はゲートバスライン 18 とデータバスライン 20 との交差部に相当する位置に配置され、第 2 の柱状スペーサ 34 は補助容量電極 26 の一部に相当する位置に配置される。その他の構成は図 1 及び図 2 と同様である。

【0020】図 3 において、第 1 の柱状スペーサ 32 及

び第 2 の柱状スペーサ 34 はともに同じ材料、例えばアクリル樹脂やノボラックレジスト等、でフォトリソ工程を利用して作られる。従って、第 1 の柱状スペーサ 32 及び第 2 の柱状スペーサ 34 は第 2 の基板 14 に固定されている。第 1 の柱状スペーサ 32 及び第 2 の柱状スペーサ 34 は互いに同じ高さを有する。

【0021】第 1 の柱状スペーサ 32 はゲートバスライン 18 とデータバスライン 20 との交差部に相当する位置に配置されているので、液晶パネル 10 を組み立てたときには、第 1 の柱状スペーサ 32 とゲートバスライン 18 とデータバスライン 20 (及び絶縁層) との組み合わせ体を実際のスペーサとして機能することになる。第 2 の柱状スペーサ 34 はゲートバスライン 18 の一部に相当する位置に配置されているので、液晶パネル 10 を組み立てたときには、第 2 の柱状スペーサ 34 とゲートバスライン 18 (及び絶縁層) との組み合わせ体を実際のスペーサとして機能することになる。

【0022】ゲートバスライン 18 の高さやデータバスライン 20 の高さの和は、ゲートバスライン 18 の高さ、又はデータバスライン 20 の高さ、又は補助容量電極 26 の高さよりも大きい。従って、実際の第 1 のスペーサの高さは実際の第 2 のスペーサの高さよりも大きい。実施例においては、 $100\mu\text{m} \times 300\mu\text{m}$  の画素サイズに対して、第 1 及び第 2 の柱状スペーサ 32、34 の断面積は  $15\mu\text{m}^2$ 、高さは  $4\mu\text{m}$  であった。ゲートバスライン 18 の高さは  $0.25\mu\text{m}$ 、データバスライン 20 の高さは  $0.35\mu\text{m}$  であった。画素電極 24 及び共通電極 30 の厚さはそれぞれ  $0.1\mu\text{m}$  であった。第 1 の基板 12 及び第 2 の基板 14 を熱及び圧力をかけて周辺シールで貼り合わせて液晶パネル 10 とした結果、セルギャップが  $4.25\mu\text{m}$  となった。

【0023】すなわち、基板 12、14 の貼り合わせ時の圧力により、第 1 の柱状スペーサ 32 はゲートバスライン 18 とデータバスライン 20 との交差部と接触し、さらに  $0.15\mu\text{m}$  圧縮されていることが分かる。また、第 2 の柱状スペーサ 34 とゲートバスライン 18 との間には、 $0.20\mu\text{m}$  の間隔があいている。

【0024】図 6 は第 1 及び第 2 の柱状スペーサ 32、34 の荷重と変位との関係を示すグラフである。曲線 X は第 1 の柱状スペーサ 32 のみが設けられている場合の例を示す。第 1 の柱状スペーサ 32 は、上記したように 6 つの画素毎に 1 個の割合で設けられ、且つ上記したサイズを有する。この条件は、使用時に柱状スペーサは液晶 16 が熱膨張及び熱収縮したときに第 1 の柱状スペーサ 32 がそのような熱膨張及び熱収縮に追従することができるように設定されたものである。

【0025】曲線 X の上段側の部分は荷重を増加していく場合を示し、曲線 X の下段側の部分は荷重を減少していく場合を示している。第 1 の柱状スペーサ 32 の変形は、変形が大きくなると塑性変形となり、もはや最初の

形状に戻らなくなる。そこで、液晶パネル 10 に局部的に大きな力がかかると、局部的にセルギャップの小さい部分が生じ、セルギャップのバラツキが生じる原因になる。

【0026】曲線 Y は第 1 及び第 2 の柱状スペーサ 32, 34 が設けられている例を示す図である。上記したように、第 1 の柱状スペーサ 32 はゲートバスライン 18 とデータバスライン 20 との交差部と接触しているが、第 2 の柱状スペーサ 34 とゲートバスライン 18 との間には間隔があいている。従って、液晶パネル 10 に局部的に大きな力がかかったとしても、最初は第 1 の柱状スペーサ 32 が圧縮されるが、やがて第 2 の柱状スペーサ 34 がゲートバスライン 18 と接触し、第 2 の柱状スペーサ 34 が大きな力の大部分を受け持つようになる。なお、第 2 の柱状スペーサ 34 の個数は第 1 の柱状スペーサ 32 の個数よりも多い。従って、第 1 の柱状スペーサ 32 は過度の変形をすることがなくなり、セルギャップのバラツキが生じなくなる。

【0027】図 7 は本発明の第 2 実施例の液晶パネルの柱状スペーサを設けたカラーフィルタ基板を示す平面図である。図 8 は図 7 の柱状スペーサの例を示す図である。この実施例においても、液晶パネル 10 は、第 1 の基板 (TFT 基板) 12 と、第 2 の基板 (カラーフィルタ基板) 14 と、第 1 及び第 2 の基板 12, 14 の間に挿入された液晶 16 とを備える (図 3 参照)。

【0028】図 7 において、第 2 の基板 (カラーフィルタ基板) 14 は、第 1 の基板 12 に向かって延びる複数の第 1 の柱状スペーサ 32 と、第 1 の基板 12 に向かって延びる複数の第 2 の柱状スペーサ 34 と、第 1 の基板 12 に向かって延びる複数の第 3 の柱状スペーサ 36 とを備える。

【0029】カラーフィルタ 28 は、青色部分 28B と、赤色部分 28R と、緑色部分 28G とを有する。第 1 の柱状スペーサ 32 は青色部分 28B と赤色部分 28R との境界部に配置され、第 2 の柱状スペーサ 34 も青色部分 28B と赤色部分 28R との境界部に配置される。従って、第 1 の柱状スペーサ 32 及び第 2 の柱状スペーサ 34 はゲートバスライン 18 とデータバスライン 20 との交差部に相当する位置に配置される。第 3 の柱状スペーサ 36 は青色部分 28B の中心部に配置される。青色部分 28B の中心部は補助容量電極 26 (図 5) に相当する位置である。

【0030】第 1 の複数の柱状スペーサ 32 はゲートバスライン 18 とデータバスライン 20 との交差部に相当する位置に第 1 の位置パターンで配置される。複数の第 1 の柱状スペーサ 32 は 12 の画素毎に 1 個の割合で周期的に繰り返して設けられる。複数の第 1 の柱状スペーサ 32 は横方向に 6 つの画素毎に、且つ縦方向に 2 つの画素毎に設けられる。

【0031】第 2 の複数の柱状スペーサ 34 はゲートバ

スライン 18 とデータバスライン 20 との交差部に相当する位置に第 1 の位置パターンとは異なる第 2 の位置パターンで配置される。複数の第 2 の柱状スペーサ 34 は 6 つの画素毎に 1 個の割合で周期的に繰り返して設けられる。複数の第 2 の柱状スペーサ 34 は横方向に 6 つの画素毎に、且つ縦方向に 1 つの画素毎に設けられる。

【0032】第 3 の複数の柱状スペーサ 36 は補助容量電極 26 に相当する位置に第 1 及び第 2 の位置パターンとは異なる第 3 の位置パターンで配置される。複数の第 3 の柱状スペーサ 36 は 3 つの画素毎に 1 個の割合で周期的に繰り返して設けられる。複数の第 3 の柱状スペーサ 36 は横方向に 3 つの画素毎に、且つ縦方向に 1 つの画素毎に設けられる。

【0033】この実施例では、第 1 の柱状スペーサ 32 と、第 2 の柱状スペーサ 34 と、第 3 の柱状スペーサ 36 とは、カラーフィルタ 28 の色部分及びそれを形成する材料部分を利用して形成されている。

【0034】図 8 (A) においては、第 1 の柱状スペーサ 32 は、青色部分 28B の外縁部に形成される。青色部分 28B の隣には赤色部分 28R が形成されるが、赤色部分 28R を形成する赤色材料部分 28r は青色部分 28B の上にも形成され、通常は赤色部分 28R となる領域以外の赤色材料部分 28r は除去されるが、本実施例においては、赤色材料部分 28r の一部が青色部分 28B の外縁部の上に残される。さらに、赤色部分 28R の隣には緑色部分 28G が形成されるが、同様に、緑色部分 28G を形成する緑色材料部分 28g の一部が赤色材料部分 28r の上に残される。最後に、樹脂材料の層 38 が形成される。従って、第 1 の柱状スペーサ 32 は、青色部分 28B と、赤色材料部分 28r と、緑色材料部分 28g と、樹脂材料の層 38 とによって形成される。

【0035】図 8 (B) においては、第 2 の柱状スペーサ 34 は、青色部分 28B の外縁部に形成される。第 2 の柱状スペーサ 34 は、青色部分 28B と、赤色材料部分 28r と、樹脂材料の層 38 とによって形成される。

【0036】図 8 (C) においては、第 3 の柱状スペーサ 36 は、青色部分 28B の中心部に形成される。第 3 の柱状スペーサ 36 は、青色部分 28B と、樹脂材料の層 38 とによって形成される。

【0037】図 8 においては、共通電極 30 は省略されている。共通電極 30 はカラーフィルタ 28 の上に形成される。樹脂材料の層 38 は共通電極 30 の上に形成され、柱状スペーサ 32, 34, 36 の所望の高さを確保するとともに、共通電極 30 が画素電極 24 と接触するのを防止する。

【0038】第 1 の柱状スペーサ 32 の高さは第 2 の柱状スペーサ 34 の高さよりも大きく、第 2 の柱状スペーサ 34 の高さは第 3 の柱状スペーサ 36 の高さよりも大きい。実施例においては、カラーフィルタ 28 の青色部

分 28 B と、赤色部分 28 R と、緑色部分 28 G の厚さが  $1.5 \mu\text{m}$  であり、赤色材料部分 28 r の厚さが  $0.7 \mu\text{m}$  であり、緑色材料部分 28 g の厚さが  $0.5 \mu\text{m}$  であった。青色部分 28 B より上の第 1 の柱状スペーサ 32 の高さが  $4 \mu\text{m}$  となるように樹脂材料の層 38 を形成したところ、青色部分 28 B より上の第 2 の柱状スペーサ 34 の高さは  $3.8 \mu\text{m}$ 、青色部分 28 B より上の第 3 の柱状スペーサ 36 の高さは  $3.6 \mu\text{m}$  となった。樹脂のレベリングによって、各部の高さの差は小さくなる。

【0039】第 1 の基板 12 及び第 2 の基板 14 を熱及び圧力をかけて周辺シールで貼り合わせて液晶パネル 10 とした結果、TFT セルギャップが  $4.25 \mu\text{m}$  となった。TFT 基板側の段差が  $0.5 \mu\text{m}$  あるので、第 1 の柱状スペーサ 32 は  $0.25 \mu\text{m}$  圧縮され、第 2 の柱状スペーサ 34 は  $0.05 \mu\text{m}$  圧縮されている。

【0040】このように、本発明では、2 種類又は 3 種類の異なる高さの柱状スペーサ 32, 34, 36 を設けることができる。3 種類の異なる高さの柱状スペーサ 32, 34, 36 の場合には、1 番高い柱状スペーサ 32 と 2 番目に高い柱状スペーサ 34 の高さの差が  $0.1 \mu\text{m}$  以上で  $0.3 \mu\text{m}$  以下であり、2 番目に高い柱状スペーサ 34 と 3 番目に高い柱状スペーサ 36 の高さの差が  $0.2 \mu\text{m}$  以上で  $0.5 \mu\text{m}$  以下であるのが好ましい。また、柱状スペーサの高さの差をつけるのに、青色部分 28 B と、赤色材料部分 28 r と、緑色材料部分 28 g とを利用したが、その他の色の部分を選択することもできる。

【0041】図 9 は本発明が適用される配向分割された液晶パネルを示す断面図である。図 10 は図 9 の第 1 の基板及び第 2 の基板の特徴を重ねて示す平面図である。図 9 及び図 10 において、液晶パネル 10 は、第 1 の基板 (TFT 基板) 12 と、第 2 の基板 (カラーフィルタ基板) 14 と、第 1 及び第 2 の基板 12, 14 の間に挿入された液晶 16 とを備える。第 1 の基板の画素電極 24 はスリット 40 を形成されており、第 2 の基板 14 の共通電極 28 は突起 42 を有する。

【0042】液晶 16 は垂直配向性をもった液晶であり、垂直配向膜が設けられている。このため、液晶分子は概して第 1 及び第 2 の基板 12, 14 に対して垂直に配向する。突起 42 があるところでは、液晶分子は突起 42 に対して垂直に配向する。このため、突起 42 の一方の側では液晶分子は例えば図 9 で見て右上がりに配向し、突起 42 の他方の側では液晶分子は左上がりに配向する。スリット 40 についても同様の傾向があり、スリット 40 の一方の側では液晶分子は右上がりに配向し、スリット 40 の他方の側では液晶分子は左上がりに配向する。突起 42 とスリット 40 とを平面図で見て交互にくるように配置すると、このような液晶分子の配向はより顕著になる。液晶パネルに電圧を印加すると、液晶分

子は基板面に対して平行に倒れていく。この場合、液晶分子は垂直配向時に傾斜していた方向に倒れる。このように、各画素が配向の異なる 2 つの部分に有する液晶パネル 10 を配向分割された液晶パネルという。配向分割された液晶パネルでは、表示の視角特性を向上させることが知られている。突起 42 とスリット 40 がくの字状に曲がった形状に形成されており、くの字の各直線部分毎に 2 つに配向分割された液晶パネルが形成されるので、図 9 及び図 10 においては、4 つの配向状態の異なる部分を有する液晶パネルが得られる。また、突起 42 の一部 42 A は画素電極 28 の外形と平行に形成されている。

【0043】図 1 から図 8 を参照した説明した第 1、第 2 及び第 3 の柱状のスペーサ 32, 34, 36 は図 9 及び図 10 のゲートバスライン 18 とデータバスライン 20 の交差部、ゲートバスライン 18 の一部、データバスライン 20 の一部、及び補助容量電極 26 の一部に相当する位置に設けることができる。

【0044】

【発明の効果】以上説明したように、本発明によれば、セルギャップの変動のない液晶パネルを得ることができる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施例の液晶パネルの TFT 基板をカラーフィルタ基板に設けた柱状スペーサとともに示す平面図である。

【図 2】図 1 の液晶パネルの 1 画素の領域を示す図であり、(A) は第 1 の柱状スペーサが設けられた 1 画素の領域を示し、(B) は第 2 の柱状スペーサが設けられた 1 画素の領域を示す。

【図 3】図 1 の液晶パネルのゲートバスラインを通る断面図である。

【図 4】図 1 及び図 2 の液晶パネルの変形例を示す図であり、(A) は第 1 の柱状スペーサが設けられた 1 画素の領域を示し、(B) は第 2 の柱状スペーサが設けられた 1 画素の領域を示す。

【図 5】図 1 及び図 2 の液晶パネルの変形例を示す図であり、(A) は第 1 の柱状スペーサが設けられた 1 画素の領域を示し、(B) は第 2 の柱状スペーサが設けられた 1 画素の領域を示す。

【図 6】第 1 及び第 2 の柱状スペーサの荷重と変位との関係を示すグラフである。

【図 7】本発明の第 2 実施例の液晶パネルの柱状スペーサを設けたカラーフィルタ基板を示す平面図である。

【図 8】図 7 の柱状スペーサの例を示す図である。

【図 9】本発明が適用される配向分割された液晶パネルを示す断面図である。

【図 10】図 9 の第 1 の基板及び第 2 の基板の特徴を重ねて示す平面図である。

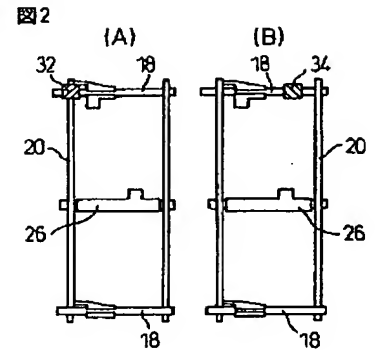
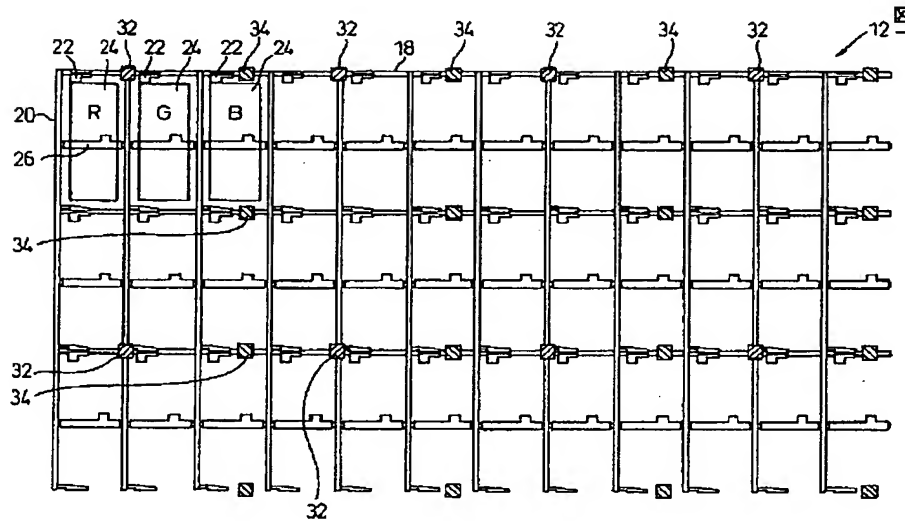
【符号の説明】

10…液晶パネル  
12, 14…基板  
16…液晶  
18…ゲートバスライン  
20…データバスライン  
22…TFT  
24…画素電極  
26…補助容量電極

\* 28…カラーフィルタ  
30…共通電極  
32…柱状スペーサ  
34…柱状スペーサ  
36…柱状スペーサ  
38…樹脂材料の層  
40…スリット  
\* 42…突起

【図1】

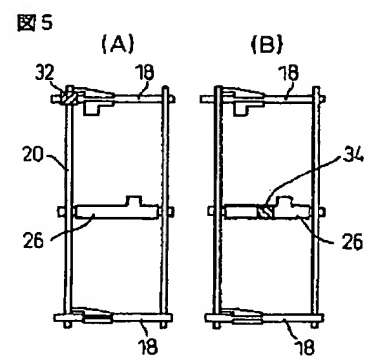
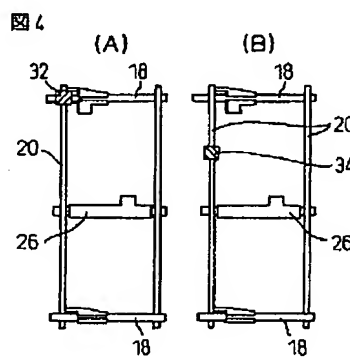
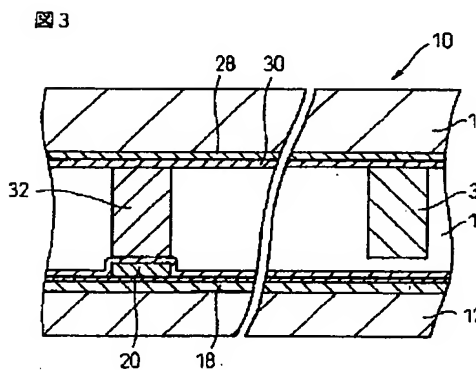
【図2】



【図3】

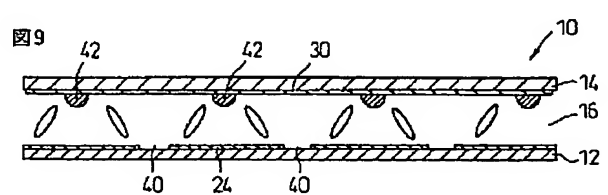
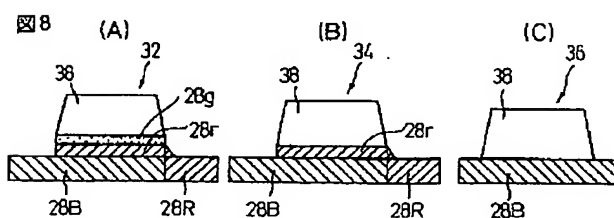
【図4】

【図5】



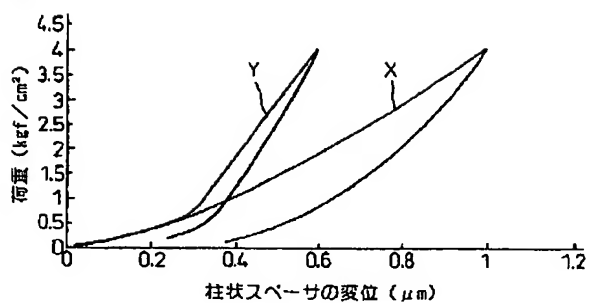
【図8】

【図9】

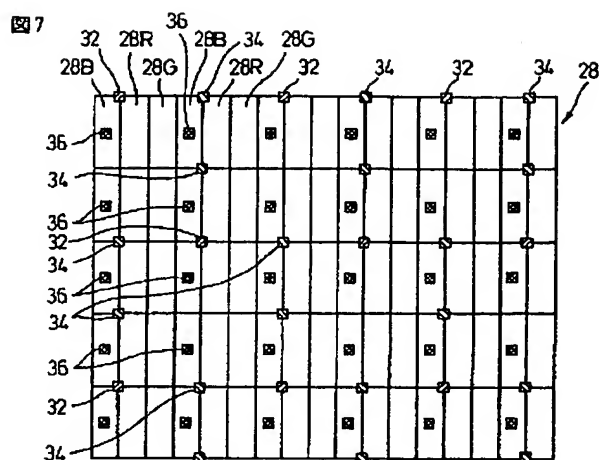
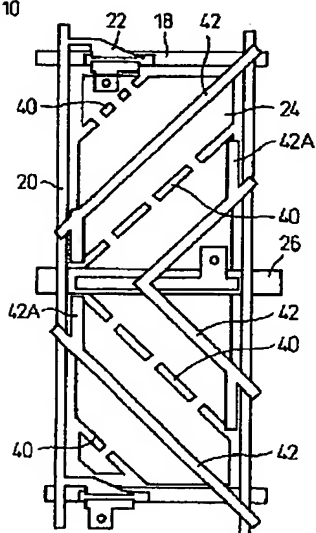




【图7】



【图 10】



テーマコード（参考）

3 4 9 B

Fターム(参考) 2H089 LA09 LA12 QA14 TA02 TA04  
2H090 HD14 MA01 MA07 MA14  
5C094 AA03 BA03 BA43 EA04 EA07  
EC03 ED03